

Japanese Patent Laid-open No. SHO 59-100655 A

Publication date : June 9, 1984

Applicant : Sharp Corporation

Title : TRANSMISSION SYSTEM

5

2. WHAT IS CLAIMED IS:

A transmission system of transmission of a signal from
a signal source through a common line,

wherein transmission of a signal from a signal source
10 to a line is detected, a period from a time at which a
predetermined operation for transmitting the signal to a time
at which a signal transmission from the signal source is stopped
is measured, and the signal is transmitted when the measured
period of time has elapsed after the signal transmission from
15 the signal source is stopped.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-100655

(43)Date of publication of application : 09.06.1984

(51)Int.Cl.

H04L 11/00
// H04B 3/54

(21)Application number : 57-210333

(71)Applicant : SHARP CORP

(22)Date of filing : 30.11.1982

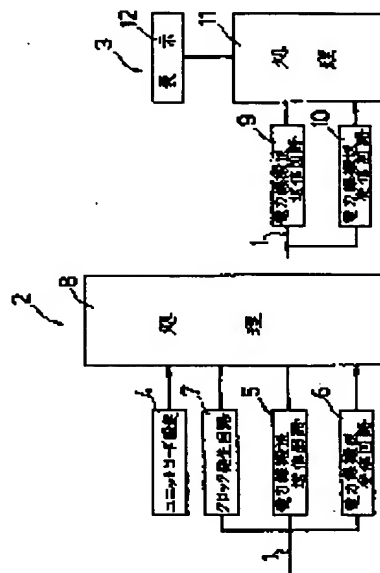
(72)Inventor : MINAMIDE GAISHI
YAMAGUCHI MASUMI
KAWABATA KENJI

(54) TRANSMISSION SYSTEM

(57)Abstract:

PURPOSE: To prevent interference and to improve the transmission speed by transmitting a signal after a certain time is elapsed from the time when the signal supplied from a signal source is not transmitted, in the system transmitting signals from plural signal sources via a common line.

CONSTITUTION: A logical signal supplied from a processing circuit 8 is led to a transmission circuit 5 in a slave station 2, and when the signal is a signal specifying the slave station 2 set in a unit code setting circuit 4, a high-frequency signal is superimposed on the logical signal in response thereto and gives the result to a power line 1. The receiving circuit 6 receives a high-frequency signal on the power line 1 to discriminate whether or not the logical signal given from the processing circuit to a transmission circuit 5 is coincident with a receiving signal given to the processing circuit 8. When coincident, the transmission is finished. A master station 3 receives the high-frequency signal superimposed on the power line 1, reads said signal into the processing circuit 11 and displays said signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—100655

⑪ Int. Cl.³
H 04 L 11/00
// H 04 B 3/54

識別記号

庁内整理番号
6866—5K
7335—5K

⑬ 公開 昭和59年(1984)6月9日

発明の数 1
審査請求 未請求

(全 7 頁)

⑭ 伝送方式

⑮ 特 願 昭57—210333

⑯ 出 願 昭57(1982)11月30日

⑰ 発 明 者 南出外史
大阪市阿倍野区長池町22番22号
シャープ株式会社内

⑱ 発 明 者 山口増海

大阪市阿倍野区長池町22番22号
シャープ株式会社内

⑲ 発 明 者 川端健治
大阪市阿倍野区長池町22番22号
シャープ株式会社内

⑳ 出 願 人 シャープ株式会社
大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 西教圭一郎 外 1 名

明 細 書

1、発明の名称

伝送方式

2、特許請求の範囲

信号源から共通のラインを介して信号を送送するようにした伝送方式において、ラインに成る信号源からの信号が送出されていることを検出し、予め定めた信号送出のための動作を行なつた時刻から前記成る信号源からの信号が送出されなくなる時刻までの時間を計測し、前記成る信号源からの信号が送出されなくなる時刻後から前記時間経過した時、信号を送出することを特徴とする伝送方式。

3、発明の詳細な説明

本発明は、複数の信号源から共通のラインを介して信号を送送するようにした伝送方式に関し、もつと詳しくは、例えば商用電力線に高周波を重畳して信号を送受信するために好適に実施される伝送方式に関する。

従来から、建物内の防犯および防火を行なうた

めに、窓や扉が開いたことや火災が発生したことを子局によつて検出して、親局に、既存の電力線を用いて高周波信号を重畳して伝送する方式が既に提案されている。従来では、このような伝送方式では複数の子局から同時に信号が送出されていけば衝突が生じたときには、親局ではそれらの信号を識別することができない。この問題を解決するために、親局では希望する子局を呼び出すためのポーリングアドレス信号を順次的に送出し、各子局ではこのポーリングアドレスを受信して、予め設定されているアドレスと一致したときそのアドレス指定された子局から信号を送出するように構成されている。このような先行技術では、子局が多数設けられているときには、ポーリングを一巡して行なうための時間が長くなるという問題がある。

本発明の目的は、複数の子局などの信号源から共通のラインに衝突を生じることなく信号を送出して混信を防止するとともに、伝送速度を向上するようにした伝送方式を提供することである。

第1図は、本発明の一実施例の全体の系統図である。建物に既に設置されている商用電力線1には、複数の子局2が接続されている。この電力線1にはまた、親局3が接続される。子局2は、例えば建物の防犯防火を行なうために、窓や扉が開いたことを検出し、または火災の発生を検出する機能を有する。

第2図は、子局2の具体的な構成を示すブロック図である。子局2には、その子局2を個別的に指定するためのユニットコードが設定されるユニットコード設定回路4が設けられる。電力線1には、電力線搬送を行なうための送信回路5と、電力線搬送を行なうための受信回路6と、この電力線1の電圧の半周期毎の波形を検出してクロック信号を発生するクロック発生回路7とを含む。これらの回路4～7は、マイクロコンピュータなどを含む処理回路8に接続される。

第3図は、送信回路5と受信回路6の具体的な構成を示す電気回路図である。子局2と親局3とは前述のように電力線1を介して接続されており、

(3)

路6からの論理信号によつてオン・オフ制御されることによつて、電力増幅回路32から電力線1には発振回路24によつて発生された高周波の搬送波が重畳される。

受信回路6では、電力線1からの高周波信号がコンデンサC7、C8を介してトランス53のコイル54に与えられる。この信号は、トランス53のコイル35とコンデンサC9とによつて構成される同調回路36によつて選択的に濾波される。この同調回路36からの出力は、コンデンサC10を介して反転増幅回路37および抵抗R5によつて増幅され、また抵抗R6、R7および増幅回路38、39によつて増幅され、検波回路40によつて包絡線検波される。この検波回路40は、ダイオードD1と、抵抗R8と、コンデンサC11とを含む。検波回路40において包絡線検波された出力は、反転回路41によつて反転され、抵抗R9、R10および増幅回路42、43によつて増幅され、処理回路8に入力される。抵抗R6、R7および増幅回路38、39によつて構成され

(5)

この電力線1は単一の共通のトランスから電力が供給される。送信回路5において、相補形金属酸化膜半導体から成る反転増幅回路22と、水晶発振子23と、抵抗R1と、コンデンサC1、C2とは、発振回路24を構成する。この発振回路24からの出力は、2つの反転回路25、26によつて波形整形され、抵抗R2を介してトランジスタQ1に与えられる。トランジスタQ1は、トランス27のコイル28に接続され、このコイル28には、コンデンサC3が並列に接続され、こうして励振回路30が構成される。トランス27のコイル29には、トランジスタQ2、Q3、コンデンサC4およびトランス31のコイル33が接続されて電力増幅回路32が構成される。トランス31のコイル34からの出力は、コンデンサC5、C6を介して電力線1に送出される。電力増幅回路32における抵抗R3には、トランジスタQ4が接続される。このトランジスタQ4には、抵抗R4を介して処理回路8からの送出すべき論理信号が導出される。トランジスタQ4が処理回

(4)

る回路、ならびに抵抗R9、R10および増幅回路42、43によつて構成される回路は、レベル弁別機能を有するシュミット回路として働き、これによつて波形整形動作もまた行なわれる。

第4図は、親局3の具体的な構成を示すブロック図である。電力線1には、電力線搬送のための送信回路9と、電力線搬送のための受信回路10とが接続される。これらの送信回路9および受信回路10は、マイクロコンピュータなどを含む処理回路11に接続される。処理回路11から出力は表示回路12に与えられて目視表示されるとともに音響表示によつて、窓や扉が開いたときおよび火災が発生したときなどに警報が発生される。送信回路9は子局2の送信回路5と同様な構成を有し、受信回路10は受信回路6と同様な構成を有する。

第5図および第6図は上述の実施例の動作をそれぞれ説明するための波形図であり、第7図は子局2における処理回路8の動作を説明するためのフローチャートである。第5図(1)は商用電力用ト

(6)

ランスから電力線 1 に供給される電圧の波形を示す。この実施例では、電圧の半周期を 1 ビットの単位として、参照符は b とそれに続く数字で示す。各ビットにおいて各電圧のピーク値に達する時刻までの前半の期間に電力線 1 に信号が導出されるとき論理「1」とし、そのピーク値の時刻から後半の期間において信号が導出されるとき論理「0」を表わすものと定める。子局 2 では、処理回路 8 から送信回路 5 のトランジスタ Q_4 には抵抗 R_4 を介して第 5 図(2)で示される論理信号が導出される。この論理信号は、1 ビット b_1 の全期間にわたってハイレベルのスタート信号 s_1 と、それに後続するユニットコード信号 s_2 とから成る。ユニットコード信号 s_2 は、ユニットコード設定回路 4 によつて設定された子局 2 を特定する信号であり、たとえばこの実施例では 4 を表わす 2 進数「010010」であり、この第 5 図(2)で示されるユニットコード信号 s_2 を導出した子局 2 は 4 号機と名付けられたものであることを表わす。送信回路 5 は、処理回路 8 からの第 5 図(2)で示さ

(7)

処理回路 11 に読み込む。これによつてユニットコード信号 s_2 をデコードし、どの子局 2 から信号が発生されたかを識別し、表示回路 12 によつて表示を行なう。

たとえば子局 2 の 7 号機と名付けられたものにおいて、第 5 図(3)で示されるように時刻 t_1 で処理回路 8 は、信号を送出すべきことを判別したときを想定する。このとき 7 号機では、ステップ n_2 において電力線 1 に他の子局 2 からの高周波信号があるか否かを判断する。4 号機からの高周波信号がすでに発生されているので、7 号機ではその直後の電圧波形の半周期を時刻 t_2 からクロック発生回路 7 の出力によつてステップ n_3 において計数し、その 4 号機からの高周波信号がなくなるまでの時刻 t_3 の値を処理回路 8 に設けてあるカウンタにストアする。次いでステップ n_4 において電力線 1 上に高周波信号が重畳されているか否かを判断し、重畳されていなければステップ n_5 に移り、カウンタにストアされている計数値 5 だけ時刻 t_3 から遅延した時刻 t_4 を定める。7

(9)

れる論理信号に回答して、電力線 1 に高周波信号を重ねて与え、そのため電力線 1 の波形は第 5 図(4)のとおりになる。

受信回路 6 では、検波回路 40 に第 5 図(5)で示される高周波信号を受信する。これによつて検波された第 5 図(6)で示される信号は、処理回路 8 に与えられる。この第 5 図(6)で示される信号は、第 5 図(2)で示される信号と同一である。処理回路 8 は、第 6 図のステップ n_1 からステップ n_2 に移り電力線 1 上に信号があるか否かを判断し、信号がなければステップ n_6 で前述のように第 5 図(4)で示される信号を電力線 1 に導出する。ステップ n_7 では、この処理回路 8 から送信回路 5 に与えた論理信号が、受信回路 6 から処理回路 8 に与えられた受信信号と一致するか否かが判断され、一致しているときにはステップ n_9 において送信動作を終了する。

親局 3 では、第 5 図(4)で示されるように電力線 1 に重畳されている高周波信号を受信回路 10 で受信し、第 5 図(6)で示される信号と同様な信号を

(8)

号機では、この時刻 t_4 において、スタート信号 s_3 と、その 7 号機を特定するユニットコード信号 s_4 とが処理回路 8 から送出される。このようにして 7 号機の送信回路 5 から電力線 1 には、第 5 図(4)で示されるように高周波信号が重畳された電圧波形が得られる。

子局 2 が複数個あるので、各子局 2 の処理回路 8 が送出動作を行なうべき時刻 t_1 は、多くの場合 1 ビット以上ずれている確率が高い。したがって時刻 t_1 直後の時刻 t_2 から他の子局 2 の信号送出が完了する時刻 t_3 までのビット数は、相互に異なっている確率が高い。この計数されたビット数分だけ時刻 t_3 以降において遅延するようにしたので、電力線 1 における信号の衝突が生じることが可及的に避けられる。

第 6 図を参照して、電力線 1 の電圧波形は第 6 図(1)に示されており、複数の子局 2 のうち 4 号機からは 4 号機の処理回路 8 から送信回路方向には第 6 図(2)で示される論理信号が導出されている場合を想定する。これによつて送信回路 5 は前述の

00

ように電力線 1 に高周波信号を重畳し、その結果電力線 1 の波形は第 6 図(5)で示されるとおりとなる。受信回路 6 では検波回路 40 に第 6 図(6)で示される波形が与えられ、これによつて受信回路 6 から処理回路 8 には第 6 図(7)で示される論理信号が与えられる。第 6 図(8)および第 6 図(7)と同様な波形は親局 3 の受信回路 10 において発生されている。

子局 2 のうち 1 号機および 6 号機とそれぞれ名付けられたものの処理回路 8 からそれらの送信回路 5 に第 6 図(3)および第 6 図(4)で示される論理信号がそれぞれ送出されたときを想定する。1 号機において処理回路 8 が信号を送出しようとした時刻 t_5 と、6 号機の処理回路 8 が信号を送出しようとした時刻 t_{10} とは、同一ビットの中に含まれ、たとえば同一時刻であるものとする。1 号機および 6 号機では、各クロック発生回路 7 によつて 4 号機からの信号が送出されるまでのビット数を計数し、この実施例では時刻 $t_6 \sim t_{11}$ において 1 ビット分だけ計数される。時刻 t_7 、 t_{11}

03

時刻 t_{14} において 1 号機から電力線 1 に高周波信号が送出されていることをステップ n_2 において上述のように検出し、ステップ n_3 においてその 1 号機からの信号の送出が終了する時刻 t_{15} までのビット数 2 を計数するのである。時刻 t_{15} では、1 号機からの電力線 1 への高周波信号の送出が終了するので、次に 6 号機は $t_{14} \sim t_{15}$ において計数した 2 ビット分だけ時刻 t_{16} まで遅延し、この時刻 t_{16} からスタート信号 s_9 と 6 号機を表わすユニットコード信号 s_{10} とを送出する。このようにして 1 号機と 6 号機とから時刻 t_7 、 t_{12} において同時に信号が電力線 1 に送出されても、その 1 号機および 6 号機を表わすユニットコードのビット数 1、6 だけ、電力線 1 に信号の送出がなくなつた時刻 t_8 、 t_{13} から遅延して送出するようにしたので、電力線 1 における衝突が回避される。

上述の実施例では、本発明は電力線に高周波信号を重畳する方式に関連して説明されたけれども、本発明は電力線に代えて専用線を用いて伝送を行

2 では 1 号機および 6 号機からスタート信号 s_5 、 s_7 およびユニットコード信号 s_6 、 s_8 がこの順序で送出される。1 号機および 6 号機では、ステップ n_7 において自己が送出した送信信号と受信した受信信号とが一致しないことが判別され、そこでステップ n_8 では電力線 1 上に信号が送出されなくなつた時刻 t_8 、 t_{13} から各子局 2 のユニットコードを処理回路 8 に設けられているカウンタにストアする。1 号機では処理回路 8 のカウンタにストアされる値は「1」であり、4 号機では値「6」である。1 号機では、時刻 t_8 から 1 号機に対応した値 1 ビット分だけステップ n_3 において遅延してスタート信号 s_5 とユニットコード信号 s_6 とを再び送出する。6 号機では時刻 t_{13} から値「6」に対応した 6 ビット経過した時刻 t_{14} において、処理回路 8 がステップ n_2 の動作をする。このとき 1 号機からは信号が電力線 1 に送出されているので、その 1 号機からの高周波信号が終了するまでのビット数 2 をステップ n_3 において計数する。すなわち、6 号機では時

02

なり方式に関連してもまた実施することができる。

以上のように本発明によれば、親局からのポーリング動作なしで子局から親局に信号が送出されるので、伝送速度を向上することができる。また伝送ラインにおける子局からの信号の衝突が回避される。

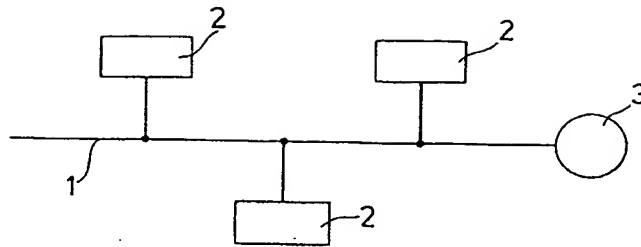
4、図面の簡単な説明

第 1 図は本発明の一実施例の全体の構成を示すブロック図、第 2 図は子局 2 の具体的な構成を示すブロック図、第 3 図は第 2 図における送信回路 5 および受信回路 6 の具体的な構成を示す電気回路図、第 4 図は親局 3 の具体的な構成を示すブロック図、第 5 図および第 6 図は上述の実施例の動作を説明するための波形図、第 7 図は子局 2 における処理回路 8 の動作を説明するためのフローチャートである。

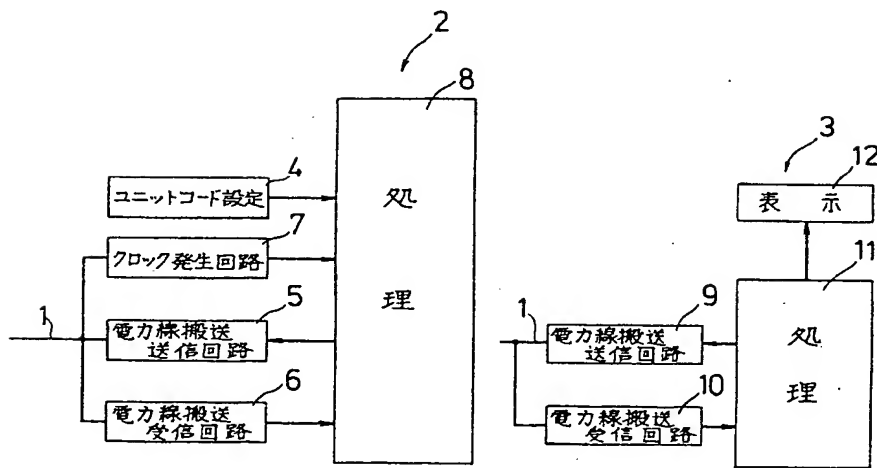
1 … 電力線、2 … 子局、3 … 親局、4 … ユニットコード設定回路、5、9 … 送信回路、6、10 … 受信回路、7 … クロック発生回路、8、11 … 処理回路、12 … 表示回路

04

03

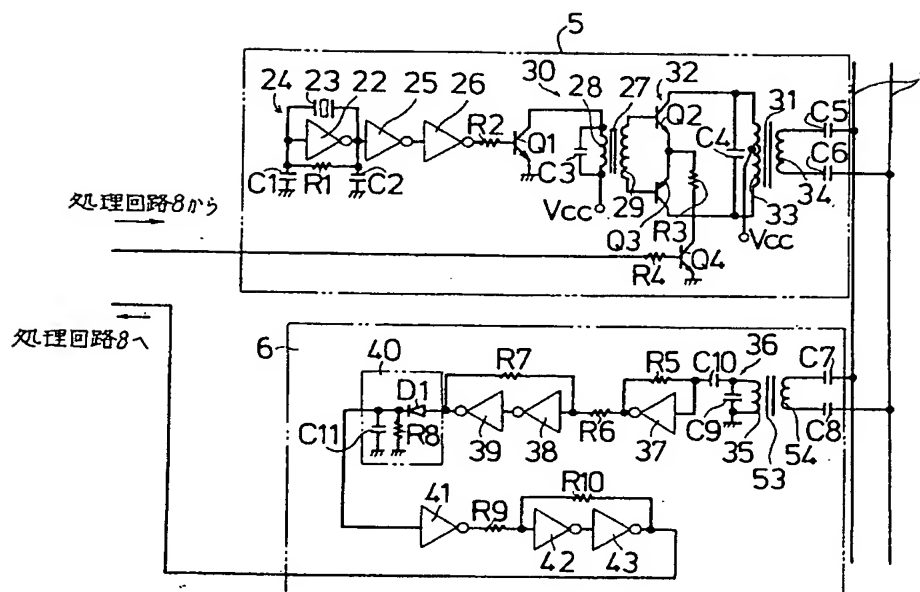


第 1 図

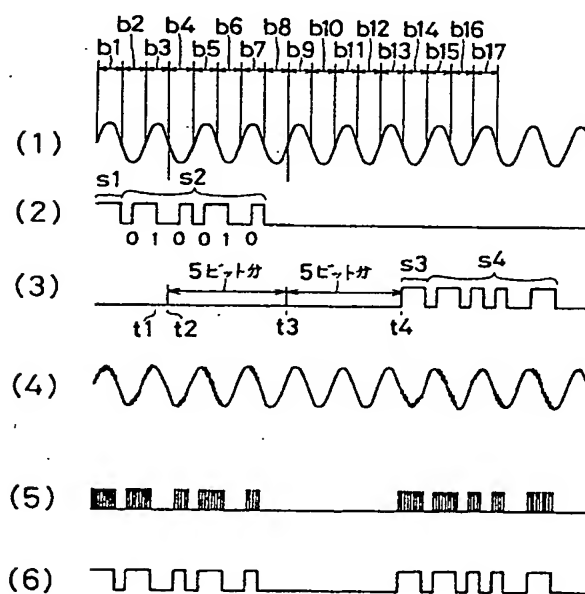


第 2 図

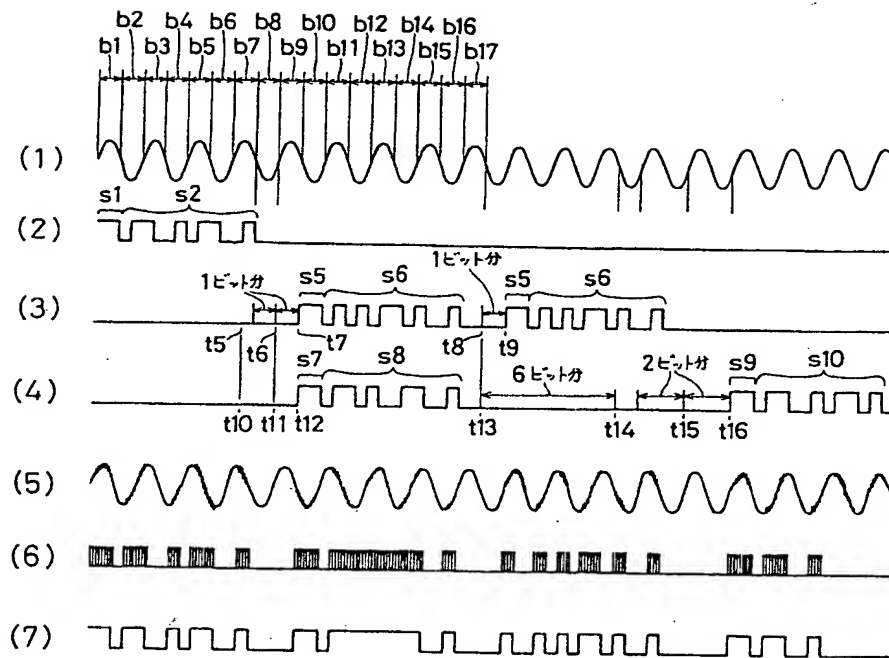
第 4 図



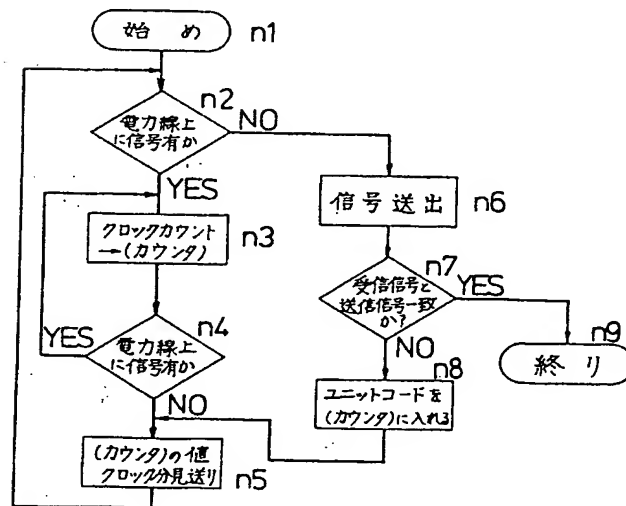
第 3 図



第 5 図



第 6 図



第 7 図